

JAN 12 2001

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

APPLICANT: RYUJI NISHIKAWA

) Group Art Unit:

4-16-8
ART

SERIAL NO: 09/676,234

) Before the Examiner:

FILED: September 29, 2000

)

FOR: ELECTROLUMINESCENCE DISPLAY
DEVICE

)

b3c
#4/Priority Paper

CLAIM FOR PRIORITY

The Assistant Commissioner for
Patents and Trademarks
Washington, D.C. 20231

Dear Sir:

Enclosed herewith is a certified copy of the Japanese Patent Application No. Hei 11-281790 filed on October 1, 1999. The enclosed Application is directed to the invention disclosed and claimed in the above-identified application.

Applicant's hereby claim the benefit of the filing date of October 1, 1999 of the Japanese Patent Application No. Hei 11-281790, under provisions of 35 U.S.C. 119 and the International Convention for the protection of Industrial Property.

Respectfully submitted,

RYUJI NISHIKAWA

CANTOR COLBURN LLP
Applicant's Attorneys

By:


Daniel F. Drexler
Registration No. P47,535
Customer No. 23413

Date: January 8, 2001

I HEREBY CERTIFY THAT THIS CORRESPONDENCE
IS BEING DEPOSITED WITH THE UNITED STATES
POSTAL SERVICE AS FIRST CLASS MAIL IN AN
ENVELOPE ADDRESSED TO:
ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231
January 8, 2001
Jennifer M. Martin
DATE OF DEPOSIT
TYPED OR PRINTED NAME OF PERSON MAILING PAPER OR FED
Jennifer M. Martin 1/8/01
SIGNATURE DATE



日本特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

1999年10月 1日

出願番号
Application Number:

平成11年特許願第281790号

出願人
Applicant(s):

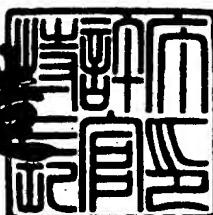
三洋電機株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 9月29日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3078806

【書類名】 特許願

【整理番号】 KHB0991072

【提出日】 平成11年10月 1日

【あて先】 特許庁長官殿

【国際特許分類】 H05B 33/02

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

【氏名】 西川 龍司

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 近藤 定男

【代理人】

【識別番号】 100109368

【弁理士】

【氏名又は名称】 稲村 悅男

【連絡先】 03-3837-7751 法務・知的財産部 東京事務所

【選任した代理人】

【識別番号】 100111383

【弁理士】

【氏名又は名称】 芝野 正雅

【手数料の表示】

【予納台帳番号】 013033

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904451

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 EL表示装置

【特許請求の範囲】

【請求項1】 陽極と陰極との間に発光層を有するEL素子と、半導体膜からなるソースが前記EL素子に接続された薄膜トランジスタとを備えた表示画素が複数配列して成るEL表示装置であり、

前記薄膜トランジスタのソース側の拡散領域界面が前記発光層と離間されている事を特徴としたEL表示装置。

【請求項2】 陽極と陰極との間に発光層を有するEL素子と、半導体膜から成るドレインがドレインラインに接続され、ゲートがゲートラインに接続された第1の薄膜トランジスタと、前記半導体膜からなるドレインが前記EL素子の駆動ラインに接続され、ゲートが前記第1の薄膜トランジスタのソースに接続され、ソースが前記EL素子に接続された第2の薄膜トランジスタとを備えた表示画素が複数配列して成るEL表示装置であり、

前記第2の薄膜トランジスタのソース側の拡散領域界面が前記発光層と離間されている事を特徴としたEL表示装置。

【請求項3】 陽極と陰極との間に発光層を有するEL素子と、半導体膜からなるソースが前記EL素子に接続された薄膜トランジスタとを備えた表示画素が複数配列して成るEL表示装置であり、

前記EL素子と前記薄膜トランジスタのソース側の拡散領域界面との間に前記EL素子から発射される光を遮断する遮光膜を設けた事を特徴としたEL表示装置。

【請求項4】 陽極と陰極との間に発光層を有するEL素子と、半導体膜から成るドレインがドレインラインに接続され、ゲートがゲートラインに接続された第1の薄膜トランジスタと、前記半導体膜からなるドレインが前記EL素子の駆動ラインに接続され、ゲートが前記第1の薄膜トランジスタのソースに接続され、ソースが前記EL素子に接続された第2の薄膜トランジスタとを備えた表示画素が複数配列して成るEL表示装置であり、

前記EL素子と前記第2の薄膜トランジスタのソース側の拡散領域界面との間

に前記EL素子から発射される光を遮断する遮光膜を設けた事を特徴としたEL表示装置。

【請求項5】 陽極と陰極との間に発光層を有するEL素子と、半導体膜から成るドレインがドレインラインに接続され、ゲートがゲートラインに接続された第1の薄膜トランジスタと、前記半導体膜からなるドレインが前記EL素子の駆動ラインに接続され、ゲートが前記第1の薄膜トランジスタのソースに接続され、ソースが前記EL素子に接続された第2の薄膜トランジスタとを備えた表示画素が複数配列して成るEL表示装置であり、

前記第1の薄膜トランジスタおよび／または前記第2の薄膜トランジスタの半導体層の上層に、前記EL素子から発射される光を遮断する遮光膜を設けた事を特徴としたEL表示装置。

【請求項6】 前記遮光膜は、前記薄膜トランジスタのソース電極またはドレイン電極で兼用する請求項3、請求項4または請求項5に記載のEL表示装置。

【請求項7】 陽極と陰極との間に発光層を有するEL素子と、半導体膜からなるソースが前記EL素子に接続された薄膜トランジスタとを備えた表示画素が複数配列して成るEL表示装置であり、

前記薄膜トランジスタの下層に位置し、前記EL素子に対応する部分が開口された遮光膜を設ける事を特徴としたEL表示装置。

【請求項8】 前記薄膜トランジスタの半導体層の上層に、前記EL素子から発射される光を遮断する遮光膜を設けた請求項7に記載のEL表示装置。

【請求項9】 前記遮光膜は、前記薄膜トランジスタの駆動電源と電気的に接続され、前記遮光膜と前記薄膜トランジスタのソースが電気的に接続される請求項7または請求項8に記載のEL表示装置。

【請求項10】 前記遮光膜の開口部は、発光層よりも内側に形成される請求項7、請求項8または請求項9に記載のEL表示装置。

【請求項11】 陽極と陰極との間に発光層を有するEL素子と、半導体膜から成るドレインがドレインラインに接続され、ゲートがゲートラインに接続された第1の薄膜トランジスタと、前記半導体膜からなるドレインが前記EL素子

の駆動ラインに接続され、ゲートが前記第1の薄膜トランジスタのソースに接続され、ソースが前記EL素子に接続された第2の薄膜トランジスタとを備えた表示画素が複数配列して成るEL表示装置であり、

前記薄膜トランジスタの下層に位置し、前記EL素子に対応する部分が開口された遮光膜を設ける事を特徴としたEL表示装置。

【請求項12】 前記第1の薄膜トランジスタおよび／または前記第2の薄膜トランジスタの半導体層の上層に、前記EL素子から発射される光を遮断する遮光膜を設けた請求項11に記載のEL表示装置。

【請求項13】 前記遮光膜は、前記第2の薄膜トランジスタの駆動電源と電気的に接続され、前記遮光膜と前記第2の薄膜トランジスタのソースが電気的に接続される請求項11または請求項12に記載のEL表示装置。

【請求項14】 前記遮光膜の開口部は、前記発光層よりも内側に形成される請求項11、請求項12または、請求項13に記載のEL表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、エレクトロルミネッセンス素子及び薄膜トランジスタを備えたエレクトロルミネッセンス表示装置に関する。

【0002】

【従来の技術】

近年、エレクトロルミネッセンス (Electro Luminescence: 以下、「EL」と称する。) 素子を用いたEL表示装置が、CRTやLCDに代わる表示装置として注目されており、例えば、そのEL素子を駆動させるスイッチング素子として薄膜トランジスタ (Thin Film Transistor: 以下、「TFT」と称する。) を備えたEL表示装置の研究開発も進められている。

【0003】

図7に有機EL表示装置の表示画素を示し、図8に有機EL表示装置の等価回路図を示す。また、図9に図7のA-A線に沿った断面図を示し、図10に図7のB-B線に沿った断面図を示す。

【0004】

図に示すように、ゲートラインGLとドレインラインDLとに囲まれた領域に表示画素20が形成されている。両信号線の交点付近にはスイッチング素子である第1のTFT1が備えられており、そのTFT1のソースは、保持容量電極2と容量を構成する容量電極3を兼ねるとともに、有機EL素子を駆動する第2のTFT4のゲート15に接続されている。第2のTFT4のソースは有機EL素子の陽極6に接続され、他方のドレインは有機EL素子を駆動する駆動ラインVLに接続されている。

【0005】

また、前記保持容量電極2はクロム等から成っており、上層のゲート絶縁膜7を介して第1のTFT1のソースと一体の容量電極3と重疊し、前記ゲート絶縁膜7を誘電体層として電荷を蓄積している。この保持容量8は、第2のTFT4のゲート15に印加される電圧を保持している。

【0006】

続いて、スイッチング用の第1のTFT1について図7と図9を参照しながら説明する。

【0007】

まず石英ガラス、無アルカリガラス等からなる透明な絶縁性基板10上に、クロム(Cr)、モリブデン(Mo)などの高融点金属からなる第1のゲート電極11が設けられている。この第1のゲート電極11は、図7のようにゲートラインGLと一体で例えば左右に複数本平行に延在されている。また図9の第1のゲート電極11の右隣には、第1のゲート電極11と同一工程で作られた保持容量電極2が形成されている。この保持容量電極は、容量8を構成するため、図7の様に第1のTFT1と第2のTFT4の間で、拡大された部分を有し、これらは左右に延在された保持容量ラインCLと一体で構成されている。

【0008】

続いて、ゲート絶縁膜7を介して多結晶シリコン(p-Siと称する。)膜からなる第1の能動層12が形成されている。この能動層12は、LDD(Lightly Doped Drain)構造が採用されている。即ち、ゲートの両側に低濃度領域が設

けられ、更に外側には、高濃度のソース領域及びドレイン領域が設けられている。前記能動層12の上層には、ストップア絶縁膜13が設けられている。このストップア絶縁膜13は、能動層12へのイオン注入阻止膜であり、ここではSi酸化膜から成る。

【0009】

そして、ゲート絶縁膜7、能動層12及びストップア絶縁膜13上には、例えば、順にSiO₂膜、SiN膜及びSiO₂膜が積層された層間絶縁膜14が設けられ、ドレインに設けたコンタクトホールC1介してドレイン電極と成るドレインラインDLが電気的に接続されている。更に全面には、表面の凹凸を平坦にするため、例えば絶縁性有機樹脂から成る平坦化膜PLNが形成されている。EL表示装置は、電流駆動なので、EL層が均一な膜厚でなければならない。膜厚が薄い部分で電流集中が発生するからである。従って少なくともこの形成領域は、かなりの平坦性が要求されるため、前記平坦化膜PLNが採用される。

【0010】

次に、有機EL素子を駆動する第2のTFT4について図7と図10を参照して説明する。

【0011】

前述した絶縁性基板10上には、前記第1のゲート11と同一材料の第2のゲート電極15が設けられており、ゲート絶縁膜7を介して第2の能動層16が設けられている。前述と同様に能動層の上にはストップア絶縁膜17が設けられている。

【0012】

前記能動層16には、ゲート電極15上の真性又は実質的に真性であるチャネルと、このチャネルの両側に、p型不純物のソース領域及びドレイン領域が設けられp型チャネルTFTを構成している。

【0013】

そして全面には、前述した層間絶縁膜14が形成されている。そしてコンタクトホールC2を介して駆動ラインVLが電気的に接続されている。更に全面には、前述した平坦化膜PLNが形成され、コンタクトホールC3によりソースが露出

されている。そしてこのコンタクトホールC3を介してITO(Indium Thin Oxide)から成る透明電極(有機EL素子の陽極)6が形成されている。

【0014】

有機EL素子20は、前記陽極6、MTDATA(4,4-bis(3-methylphenylphenoxyamino)biphenyl)から成る第1ホール輸送層21、及びTPD(4,4,4-tris(3-methylphenylphenoxyamino)triphenylamine)からなる第2ホール輸送層22、キナクリドン(Quinacridone)誘導体を含むBebq2(10-ベンゾ[h]キノリノール-ベリリウム錯体)から成る発光層23及びBebq2から成る電子輸送層24からなる発光素子層EM、マグネシウム・インジウム合金から成る陰極25がこの順番で積層形成された構造であり、有機EL素子の実質全面に設けられている。

【0015】

有機EL素子の発光原理および動作は、陽極6から注入されたホールと、陰極25から注入された電子とが発光層EMの内部で再結合し、発光層EMを形成する有機分子を励起して励起子を発生させる。この励起子が放射失活する過程で発光層EMから光が放たれ、この光が透明な陽極から透明絶縁基板を介して外部へ放出されて発光する。

【0016】

このように、第1のTFT1のソースSから供給された電荷が保持容量8に蓄積され、第2のTFT4のゲート15に印加され、その電圧に応じて有機EL素子を電流駆動し、発光する。

【0017】

【発明が解決しようとする課題】

前述したEL素子は、これから盛んに開発されるものであり、高解像度を実現するためには、画素サイズをできる限り小さくし、限定された表示画素領域により多くの画素を作り込まなければならない。

【0018】

そのため、図7で説明すれば、陽極6と第2のゲート電極15の間隔、陽極6と下の画素のゲートラインGLとの間隔、保持容量と陽極6の間隔等、色々な所

の間隔を狭くしなければならない。

【0019】

しかしながら、EL素子は、自発光素子であるため、その光がTFTの能動層に浸入し、暗電流を発生させ、EL素子の本来の輝度よりもより明るくなってしまう問題があった。

【0020】

またモノクロで説明すれば、本来グレーで表示されるべき部分が、より白くなってしまう問題もあった。

【0021】

【課題を解決するための手段】

本発明は、前述した課題に鑑みて成され、第1に、薄膜トランジスタのソース側の拡散領域界面を発光層と離間する事で解決するものである。

【0022】

第2に、第2の薄膜トランジスタのソース側の拡散領域界面を発光層と離間することで解決するものである。

【0023】

接合界面の近傍に形成された空乏層内に光が入ると暗電流の発生が顕著である。しかしドレイン領域側に発生した暗電流は、EL素子に流れる際途中のゲート電極で制御されるが、ソース領域側で発生した暗電流は、そのままEL素子に流れ込む。従って、ソース領域内の不純物界面から陽極6側に広がる空乏層端もEL素子から離間させれば、EL素子から発射される光の浸入を抑制させることができる。

【0024】

第3に、EL素子と薄膜トランジスタのソース側の拡散領域界面との間にEL素子から発射される光を遮断する遮光膜を設ける事で解決するものである。

【0025】

第4に、EL素子と第2の薄膜トランジスタのソース側の拡散領域界面との間にEL素子から発射される光を遮断する遮光膜を設ける事で解決するものである。

【0026】

前述したように、特に問題となる第2のTFTのソース領域上に遮光膜を形成する事により、光を完全に遮断することができる。

【0027】

第5に、第1の薄膜トランジスタおよび／または前記第2の薄膜トランジスタの半導体層の上層に、EL素子から発射される光を遮断する遮光膜を設ける事で解決するものである。

【0028】

第6に、遮光膜は、薄膜トランジスタのソース電極またはドレイン電極で兼用する事で解決するものである。

【0029】

第7に、薄膜トランジスタの下層に位置し、EL素子に対応する部分が開口された遮光膜を設ける事で解決するものである。

【0030】

遮光膜により、外部から透明基板を介して半導体層に浸入する光を遮断することができ、暗電流の発生を防止することができる。

【0031】

第8に、薄膜トランジスタの半導体層の上層に、EL素子から発射される光を遮断する遮光膜を設ける事で解決するものである。

【0032】

第9に、遮光膜は、前記薄膜トランジスタの駆動電源と電気的に接続され、前記遮光膜と前記薄膜トランジスタのソースが電気的に接続される事で解決するものである。

【0033】

第10に、遮光膜の開口部は、発光層よりも内側に形成される事で解決するものである。

【0034】

第11に、薄膜トランジスタの下層に位置し、前記EL素子に対応する部分が開口された遮光膜を設ける事で解決するものである。

【0035】

第12に、第1の薄膜トランジスタおよび／または前記第2の薄膜トランジスタの半導体層の上層に、前記EL素子から発射される光を遮断する遮光膜を設ける事で解決するものである。

【0036】

第13に、遮光膜は、前記第2の薄膜トランジスタの駆動電源と電気的に接続され、前記遮光膜と前記第2の薄膜トランジスタのソースが電気的に接続される事で解決するものである。

【0037】

第14に、遮光膜の開口部は、発光層よりも内側に形成される事で解決するものである。

【0038】

【発明の実施の形態】

本発明のEL表示装置について説明する。図1は、ボトムゲート型EL表示装置の表示画素を平面図で示したもので、点線で囲まれ点でハッチングした領域は、ゲート材料で形成された領域、実線で囲まれハッチングされていない部分は、Si層（ここではP-Si層）、実線で囲まれ斜め点でハッチングした部分は、透明電極で成る部分である。更に実線で囲まれ斜め線でハッチングされた部分が、A1を主成分とする電極で形成された部分である。

【0039】

図2、図3は、本発明のポイントを説明する図であり、図1のB-B線に対応する部分の拡大図である。更に図4は、図1のA-A線に対応する断面図である。尚等価回路は図8を参照し、図8中、点線で囲まれた部分は、表示画素領域を示す。

【0040】

なお、本実施の形態においては、第1、第2のTFT1、4とともに、ボトムゲート型のTFTを採用しており、能動層としてSi膜を用いている。またゲート電極11、15は、ダブルゲート構造である。

【0041】

では、図1～図4を参照し、有機EL表示装置を具体的に説明していく。

【0042】

まず、少なくとも表面が絶縁性を有する透明基板10がある。本実施の形態では、EL素子を水分から保護するため、メタルキャップ（カン）がEL材料を封止するように取り付けられている。ただし図面上では省略した。そのため発光光は、前記透明基板10から取り出すため、基板10は、透明である必要があるが、メタルキャップが省略できるならば、発光光を上方から取り出すことができ、透明である必要はない。ここでは、ガラスや合成樹脂などから成る透明基板10を採用している。

【0043】

この透明基板10の上には、図1の一画素領域の上側辺に沿って、左右にゲートラインGLが延在されている。また保持容量8の下層電極として作用する保持容量電極2が設けられると共に、この保持容量電極2をつなぐため、保持容量ラインCLが左右に延在されている。両ラインGL、CLは、同層でなるため、点でハッチングしてある。また材料としては、上層にP-Siを採用する理由からCrやTa等の高融点金属が採用される。ここでは、約1000～2000ÅのCrがスパッタリングにて形成されている。またパターニングの際は、ステップカバレージが考慮され、側辺はテーパー形状に加工されている。

【0044】

続いて、全面にはゲート絶縁膜7および能動層が積層されて形成されている。ここでは、ゲート絶縁膜と、能動層12、16および保持容量8の上層電極である容量電極3の材料であるa-SiがプラズマCVDで形成されている。具体的には、下層より約500ÅのSi窒化膜、約1300ÅのSi酸化膜および約500Åのa-Siが連続プラズマCVDで形成される。

【0045】

このa-Siは、約400度の窒素雰囲気中で脱水素アニールが行われ、その後、エキシマレーザによりP-Si化される。また符号13は、Si酸化膜から成るストップ絶縁膜であり、能動層12、16のイオン注入時のマスクとなる。この時前記マスクとしてレジストマスクを代用する場合は、不要である。レジス

トマスクは、注入後に除去される。図3は、このレジストをマスクにした場合の構造を示している。どちらで使用しても良いが、一般的には、2つのTFTは、どちらかに統一されて使用される。

【0046】

第1のTFT1は、P(リン)イオンが注入され、Nチャンネル型のソース、ドレインが形成され、第2のTFT4は、Bイオンが注入されてPチャンネル型のソース、ドレインが形成されている。

【0047】

またP-Si化された膜は、図1のように、ホトリソグラフィ技術によりパターニングされている。つまり第1のTFT1のP-Si層は、ゲートラインGLとドレインラインDLの左上交差部近傍で、ドレインラインDLと重畠し、ゲート電極11の上層を延在した後、保持容量電極2と重畠する容量電極3として延在している。またこの容量電極3は、第2のTFT4のゲート電極15と電気的に接続するために用いられる接続配線30右端の下層に延在される。一方、第2のTFT4のP-Si層は、右側の駆動ラインVLの下層から第2のゲート電極15の上層を延在し、透明電極から成る陽極6の下層に延在している。

【0048】

そして全面には、層間絶縁膜14が形成されている。この層間絶縁膜14は、下層から約1000ÅのSi酸化膜、約3000ÅのSi窒化膜、1000ÅのSi酸化膜の三層構造が連続CVDで形成されている。この層間絶縁膜は、少なくとも一層有れば良く、膜厚もこれに限らない。

【0049】

次に、層間絶縁膜14の上には、図1の斜め線でハッチングしたドレインラインDL、駆動ラインVLおよび接続配線30が形成される。当然コンタクトが形成され、ドレインラインDLと第1のTFT1の能動層とのコンタクト孔C1、駆動ラインVLと第2のTFT4の能動層とのコンタクト孔C2、接続配線30と容量電極3とのコンタクト孔C4は、それぞれの半導体層が露出されている。また接続配線30と第2のゲート電極15のコンタクト孔C5は、前述のコンタクト孔とは異なり、ゲート絶縁膜が余分に積層されているため、更にエッチング

されCrが露出されている。このライン材料は、下層に1000ÅのMo、上層に7000ÅのAlが積層された構造であり、Moは、バリア層である。

【0050】

更に約1~3μmの絶縁材料から成る平坦化膜PLNが全面に形成されている。この平坦化膜PLNの採用の理由の一つとして、従来例でも述べた有機EL用の膜にある。この膜は、第1のホール輸送層21、第2ホール輸送層22、発光層23及び電子輸送層24から成る。またホール輸送層は、一層から構成されても良い。これらEL材料は、非常に薄い膜の積層体である。またEL素子は、電流駆動であるため、これらの膜厚が極めて均一に形成されないと、膜厚の薄い部分を介して電流が大量に流れ、その部分にひときわ輝く輝点が発生すると同時に、このポイントは、有機膜の劣化を発生し、最悪の場合破壊に至る。従って、この破壊を防止するには、陽極6を含む全面ができるだけ平坦である必要がある。ここではアクリル系の液状樹脂が塗布され、硬化後は平坦になる。もちろんこの平坦化膜PLNは、これに限らない事は言うまでもない。

【0051】

ここでは、陽極6と第2のTFT4のソースが接続されるため、平坦化膜PLNおよび層間絶縁膜14が開口され、第2の能動層16が露出されたコンタクト孔C3が形成されている。

【0052】

更に少なくとも陽極6上には、EL素子を構成する有機膜が形成されている。まず陽極6の上には、
MTDATA (4,4-bis(3-methylphenylphenylamino)biphenyl) から成る第1ホール輸送層21、
及びTPD (4,4,4-tris(3-methylphenylphenylamino)triphenylanine) からなる第2ホール輸送層22、
キナクリドン (Quinacridone) 誘導体を含むBebq2 (10-ベンゾ[h]キノリノールベリリウム錯体) から成る発光層23及びBebq2から成る電子輸送層24からなる発光素子層EM、
マグネシウム・銀 (Ag) 合金、AlとLiの合金またはAl/LiF等から成

る陰極25が積層形成された構造である。また、陰極25はA1とLiFの積層体(LiFが非常に薄く実質合金と成っている)を採用している。

【0053】

ここで陽極6は、画素毎にパターニングされる必要があるが、陽極6の上の膜は、構造により区別される。

- ①：陽極6から陰極25まで画素毎にパターニングされる第1の構造
- ②：①に於いて、陰極25は、パターニングされず、実質的に表示領域全域にベタで形成される第2の構造。
- ③：陽極6だけが図1の様に画素毎にパターニングされ、陽極の上層から陰極までは、前記ベタの第3の構造。

ただし、陰極6は、わざわざパターニングすることもないで一般には全面ベタ構造を採用している。また図面では、陽極6と陰極25が短絡してゐる如く図示されているが、EL素子の有機膜は、陽極6周辺も含み完全に覆われてゐるので短絡は防止されている。これは従来例でも同じである。また陽極6のエッジをカバーするように、平坦化膜PLNの上に更に別の平坦化膜が形成されても良い。

【0054】

更に、表示領域のEL層、または全てのEL層をカバーするメタルキャップ(カン)が形成されている。EL層は、水を吸湿すると劣化し、水の浸入に対して保護が必要となるからである。従ってEL層を劣化させず、耐湿性の高い膜、例えば樹脂膜でキャップの代用としても良いし、更にこの上にメタルキャップをしても良い。

【0055】

有機EL素子の発光原理および動作は、陽極6から注入されたホールと、陰極25から注入された電子とが発光層EMの内部で再結合し、発光層EMを形成する有機分子を励起して励起子を発生させる。この励起子が放射失活する過程で発光層EMから光が放たれ、この光が透明な陽極から透明絶縁基板を介して外部へ放出されて発光する。

【0056】

本発明の特徴は、EL素子20、具体的には発光層が発射される光が、能動層

に浸入するのを抑制する事にある。

【0057】

ここで図2に於いて、ポリSi層（能動層）16にハッチングした領域は、不純物注入領域である、この注入領域とI層の界面を左からF1、F2、F3、F4とする。ここでシングルゲート構造として、2つのゲートを一体とすればF2とF3は無くなる。

【0058】

本発明の第1のポイントは、拡散領域界面F1をEL素子（特に発光層）から離間したことにある。離間させることにより、拡散領域界面への光の浸入を抑制することができる。特に拡散領域界面には空乏層が発生し、この中に光が浸入すると暗電流の発生は、より顕著になる。また例えば界面F4でも空乏層が発生し、光が浸入すれば、暗電流が発生する。しかしドレイン側は、ゲート電極を介してソース領域に流れるため、暗電流も含めた全電流がゲート電極で制御される。しかしソース領域側にある界面F1は、この制御電極を介さず直接EL素子に流れ込むため、問題は大きくなる。従って界面F1は、できる限りEL素子20から離間されることが好ましい。図1、図2は、第2のゲート電極15を駆動ラインVL側にずらし、界面F1を離間させている構造を示している。

【0059】

また光をTFTの能動層に浸入させない構造として、図1の遮光膜BM1、図3のBM2がある。遮光膜BM1は、第1の能動層12の上層で且つ上隣の表示画素になるEL素子よりも下層に配置されている。

【0060】

一方、図3のBM2は、EL素子20と前記第2の能動層16の間に遮光膜BM2が設けられている。特にここでは、駆動ラインVL（ドレイン電極DE）と同一材料で成るソース電極SEが界面F1を覆うように右側に延在されて形成されている。その結果矢印で示すようにEL素子で発光された光は、界面F1には浸入されない。また点線で示すようにF4も含みできる限りドレイン電極DEに近接させた方がよい。また遮光膜はソース電極SEから延在させても良い。

【0061】

図1の遮光膜BM1は、能動領域112の上にアイランド状に形成されているが、図3のようにドレン電極DEを延在させても良い。また図3の遮光膜BM2も図1の様にアイランド状に配置しても良い。

【0062】

図3に於いては、コンタクト孔C3に対応する部分は、ソース電極SEと能動層のコンタクト孔、陽極6とソース電極とのコンタクト孔が形成されることになる。

【0063】

以上、ボトムゲート型構造で説明してきたが、本発明は、トップゲート型構造でも採用でき、第2の実施の形態として以下に説明する。

【0064】

トップゲート型構造の平面パターンは、ボトムゲート型構造と実質同じであるので図1を代用する。また図1のA-A線に対応する断面図を図5に、B-B線に対応する断面図を図6に示した。これよりトップゲート型の図面は、符号の下二桁を前実施の形態と同じ数字にしている。

【0065】

簡単に説明すれば、全面には絶縁層ILが形成される。この絶縁層ILは、下層に500ÅのSi窒化膜、上層に1000ÅのSi酸化膜が積層されたものである。尚、Si窒化膜は、ガラスから溶出する不純物のストップとして働く。

【0066】

続いて、第1のTFT101の能動層112、この能動層112が延在されて成る保持容量8の下層電極、第2のTFT104の第2の能動層116の形成部分に半導体層(P-Siまたはa-Si)が形成されている。

【0067】

更には、全面にゲート絶縁膜107が積層され、この上にゲート電極111、ゲート電極111と一体のゲートラインGLが形成されると同時に、保持容量108の上層電極が前記ゲート電極と同一材料で同層に形成されている。この保持容量108の上層電極は、図1の保持容量電極2に相当し、保持容量ラインCLも含めて一体で左右に延在して形成される。ここでゲート電極材料は、前述した

高融点金属材料の他にA1を主成分とした材料を用いても良い。A1が使用できる理由として、層間絶縁膜114がプラズマCVD等で低温成膜できるからである。

【0068】

また能動層である半導体層は、前記ゲート電極材料で形成されたパターンをマスクとして不純物が注入される。もちろんPチャンネルとNチャンネルのTFTがあるため、一方はレジストにてマスクされる（これはボトムゲート型構造でも同様である。）。そして不純物が注入された後に半導体層がパターニングされる。また保持容量電極102の下層の半導体層は、不純物が注入されない。しかしここに前記第1のゲート電極111に加わる電圧、あるいはそれ以上の電圧を加え、半導体層にチャンネルを発生させることで電極として活用している。

【0069】

更に層間絶縁膜114が形成された後、ドレインラインDLや駆動ラインVLが形成され、その上に平坦化膜PLNが形成された後に陽極106として透明電極が形成される。この陽極106と第2のTFT104とのコンタクトC3は、図3と同様であり、駆動ラインVLと同層にソース電極SEが形成される。遮光膜BM2は、このソース電極薄Eが能動層をカバーするように形成されても良いし、図6のようにアイランド状に形成されても良いし、ドレイン電極から延在されても良い。また遮光膜BM2を採用せず、図2のように離間させても良い。

【0070】

一方、図5に於いて遮光膜BM1は、ドレインインラインDL（ドレイン電極）から延在させても良いし、図6の如くアイランド状に配置しても良い。

【0071】

またEL素子20は、前実施の形態と同様なので説明は省略する。

【0072】

またトップゲート型構造、ボトムゲート型構造共に透明基板の下層から浸入する外からの光を防止するために、遮光膜を配置しても良い。

【0073】

この遮光膜は、図では省略したが、透明基板10（110）の上に直接被着さ

れ、EL素子20（陽極6）を露出するように開口部が形成されている。材料としては、高融点金属材料が好ましく、ここでは1000~2000ÅのCrが採用されている。そして上層の導電材料または能動層との絶縁が考慮されて、絶縁層が形成されている。例えば、下から500ÅのSi窒化膜、1000ÅのSi酸化膜が積層されて構成されている。

【0074】

この遮光膜BMは、陽極6（106）の部分が露出開口されて、それ以外は実質全面に形成されているので、開口部を除いて外部からの光の侵入が防止され、これによっても暗電流の防止が可能となる。

【0075】

また遮光膜の抵抗値は非常に小さく、そのバラツキも少ない。従ってこの遮光膜と駆動ラインを電気的に接続させたり、更には遮光膜と電源入力端子Tとを電気的に接続させれば、各画素に印加される電圧は、従来の構造と比べより均一となる。尚この駆動電源入力端子Tは、駆動電源に接続されている。

【0076】

図8の等価回路からも明らかなように、駆動ラインVLは、表示領域内において、列方向に延在しており、列方向の各表示画素に接続されて駆動電流を供給している。この表示領域は、かなりの長さになり、抵抗分が発生するが、遮光膜BMと接続させることで、隣接する表示画素には実質同電位の電圧が印加されることになる。また電流も遮光膜BMから供給されることになり、各表示画素に設けられた有機EL素子に本来供給すべき電流を供給することができるので、前述した抵抗分による表示劣化、表示の明るさの低下を防止することができる。

【0077】

更に遮光膜のコンタクト孔の数について述べる。遮光膜の全域においてコンタクト孔は、少なくとも一ヵ所で形成されれば、抵抗の減少は抑制できる。しかし各画素毎に一定小個数を配置すれば、抵抗の分布、電圧の分布が更に均一となり、本来流れる電流、すなわち発光すべき輝度をより忠実に再現させることができる。

【0078】

上述の実施の形態においては、半導体膜としてp-Si膜を用いたが、微結晶シリコン膜又は非晶質シリコン膜等の半導体膜を用いても良い。

【0079】

また遮光膜BMは、陽極よりも内側に形成することで、開口部OPの内側に非発光領域が設けられないため、光っている画素の周囲を鮮明にさせると同時に、開口部が狭くなる分、遮光膜BM全体の抵抗値をより下げることができる。

【0080】

上述の実施の形態においては、有機EL表示装置について説明したが、本発明はそれに限定されるものではなく、発光層EMが無機材料から成る無機EL表示装置にも適用が可能であり、同様の効果が得られる。

【0081】

また各画素に2つのTFTを採用しているが、1つのTFTでEL素子を駆動することも可能である。

【0082】

【発明の効果】

以上の説明からも明らかなように、薄膜トランジスタのソース側の拡散領域界面を発光層（または陽極）と離間する事で、EL素子から発射される光が界面（または空乏層）に浸入するのを抑制することができる。

【0083】

またEL素子と薄膜トランジスタのソース側の拡散領域界面との間にEL素子から発射される光を遮断する遮光膜を設ける事で、EL素子から発射される光が界面（または空乏層）に浸入するのを抑制することができる。

【0084】

また遮光膜を、薄膜トランジスタのソース電極またはドレイン電極で兼用する事で、別途工程を付加せずに遮光膜を形成させることが可能となる。

【0085】

また薄膜トランジスタの下層に位置し、EL素子に対応する部分が開口された遮光膜を設ける事で、透明基板の下層から浸入する光を遮断でき、この光による暗電流の発生も抑制できる。

また表示画素毎にコンタクト孔を設けることで、実質全ての表示画素のムラを抑制できる。

【0086】

更には、駆動電源を遮光膜と接続し、前記遮光膜と前記第2のTFTのドラインを電気的に接続する事で、従来駆動ラインの延在方向に沿って抵抗分が発生し抵抗値のバラツキが発生したが、この構造により、このバラツキを抑えることができる。しかも駆動ラインを省略する事もできる。

【0087】

従って、従来では、グレー（灰色）に表示されるべき所が白くなったりする中間色の色再現性が失われていたが、本発明により暗電流が抑制されるため、より中間色の色再現性が向上される。またEL素子の部分（発光層）が開口された遮光膜を採用しているので、各画素毎にクッキリと表示され、映像の鮮明さの向上、混色の防止が実現できる。

【図面の簡単な説明】

【図1】

本発明のEL表示装置の表示画素の平面図である。

【図2】

図1に於ける第2のTFTの図である。

【図3】

図1に於ける第2のTFTの図である。

【図4】

図1のA-A線に於ける断面図である。

【図5】

図1のA-A線の断面に相当し、トップゲート型TFTを採用したEL表示装置の断面図である。

【図6】

図1のB-B線の断面に相当し、トップゲート型TFTを採用したEL表示装置の断面図である。

【図7】

従来のEL表示装置の表示画素の平面図である。

【図8】

従来のEL表示装置の等価回路図である。

【図9】

図7のA-A線の断面図である。

【図10】

図7のB-B線の断面図である。

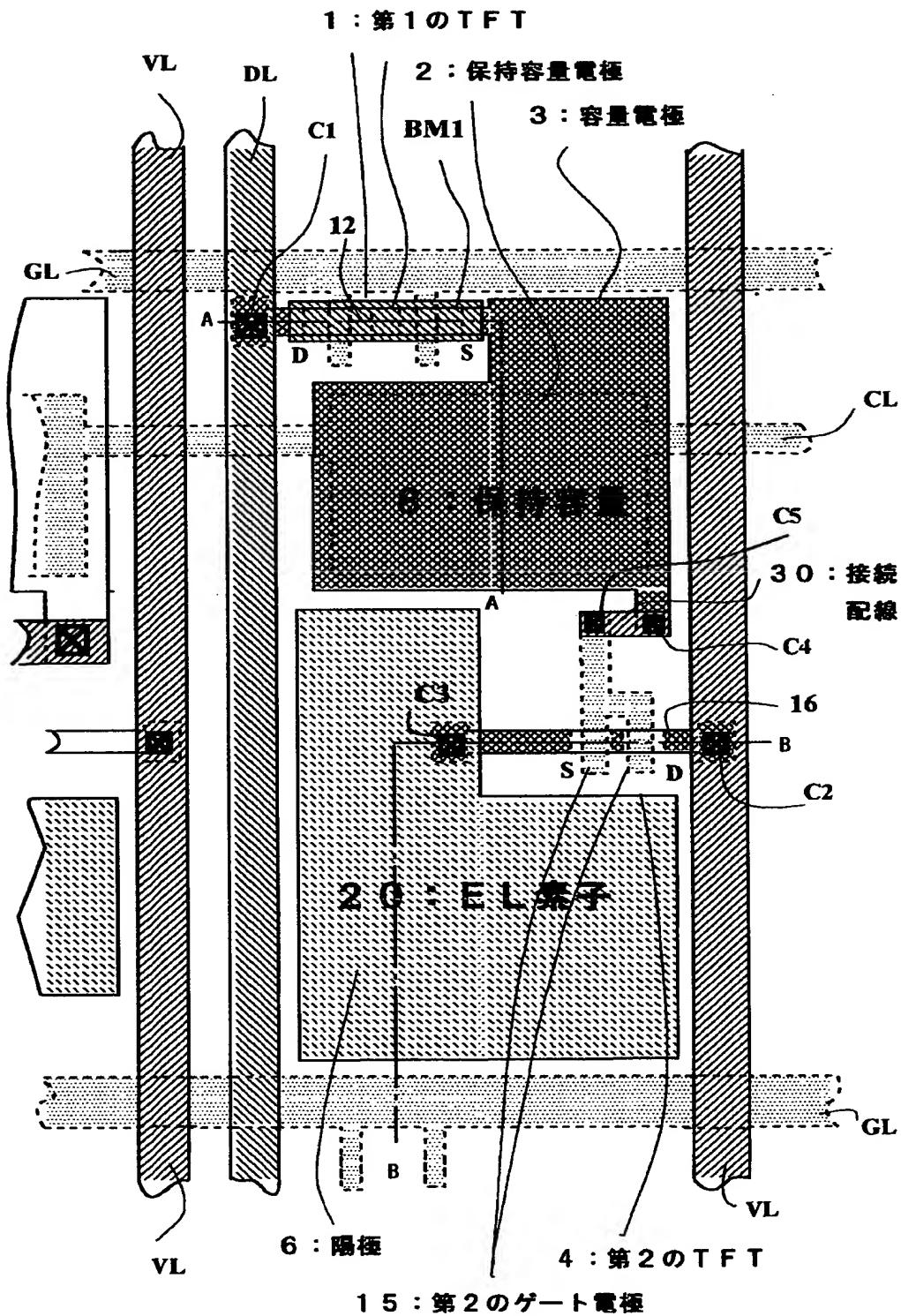
【符号の説明】

1	第1のTFT
2	保持容量電極
3	容量電極
4	第2のTFT
6	陽極
7	ゲート絶縁膜
8	保持容量
14	層間絶縁膜
20	EL素子
GL	ゲートライン
DL	ドレインライン
CL	保持容量ライン
VL	駆動ラインVL
BM	遮光膜

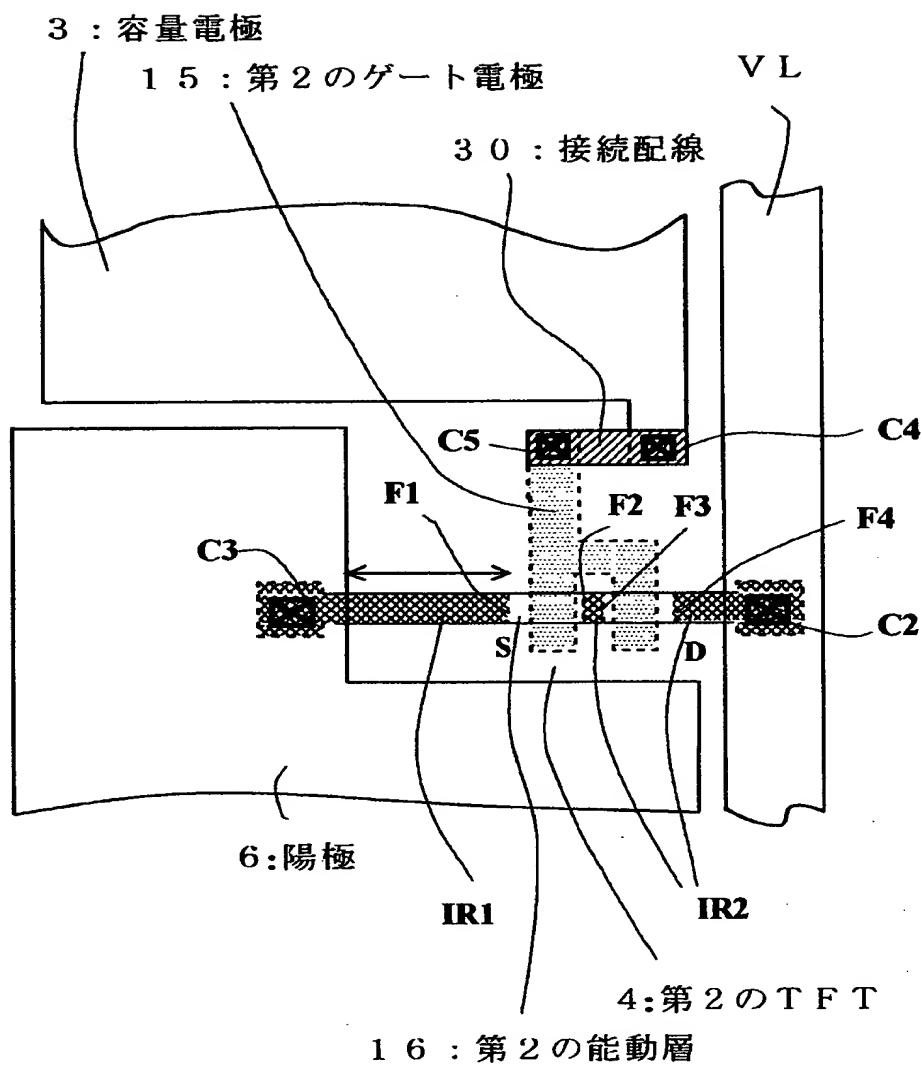
特平11-281790

【書類名】 図面

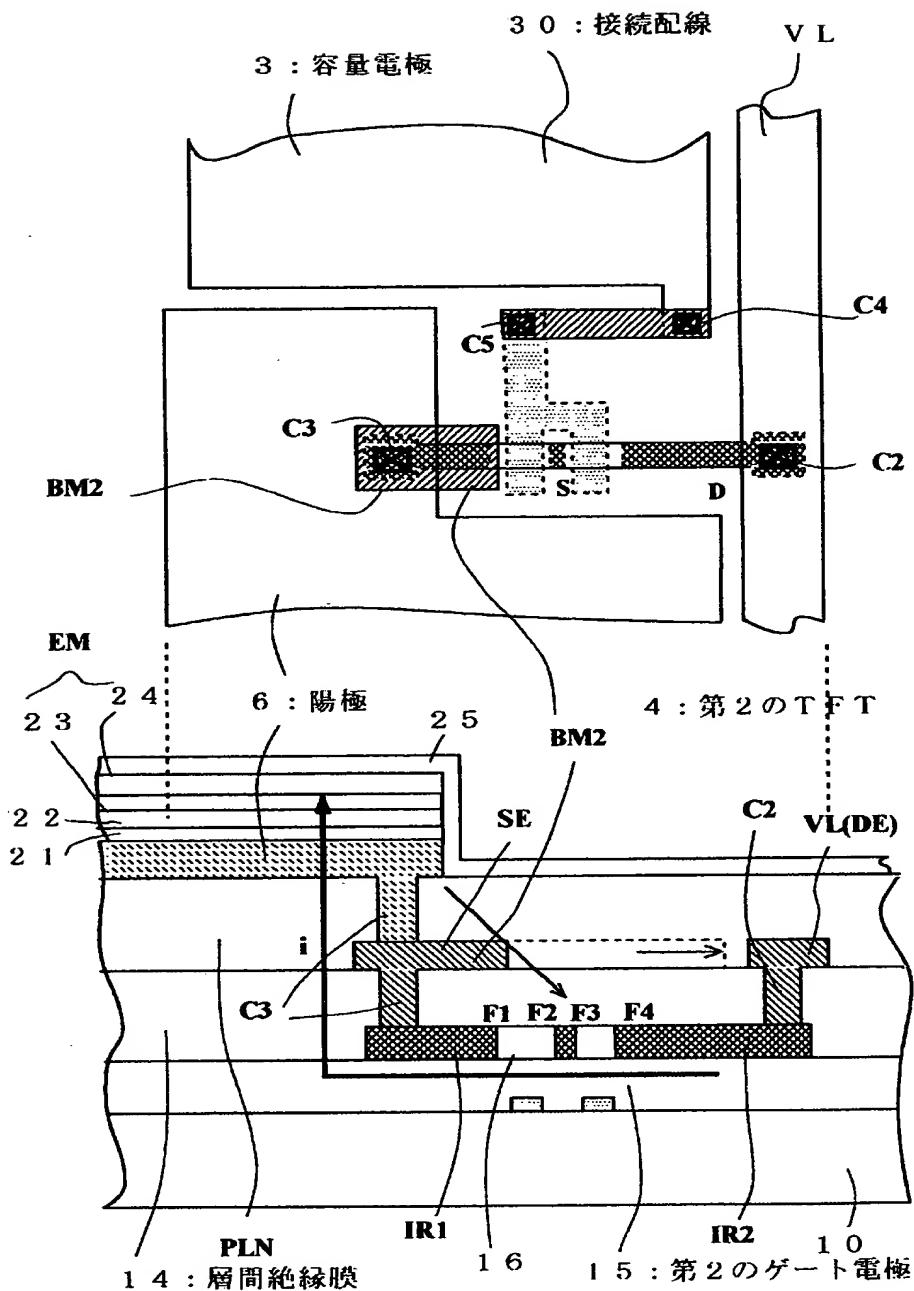
【図1】



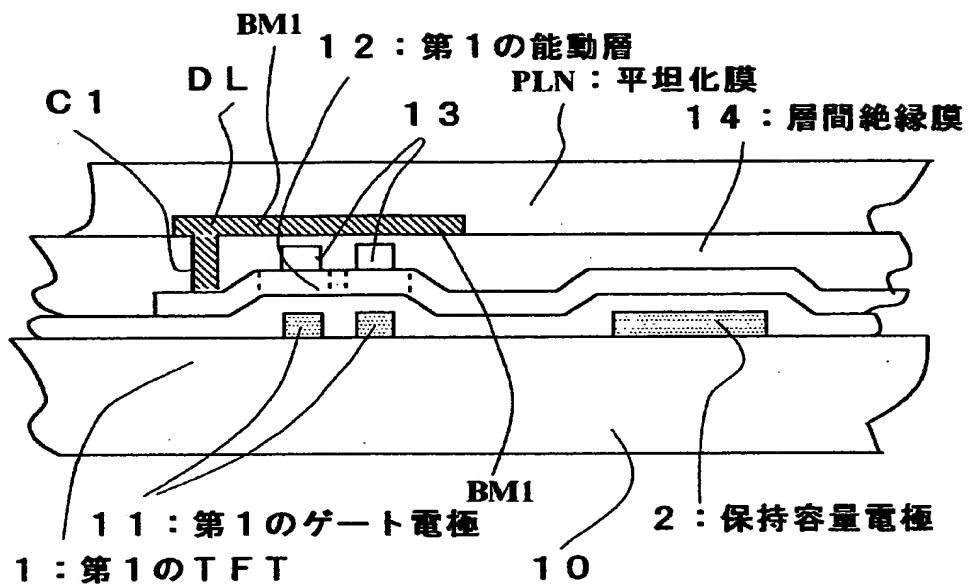
【図2】



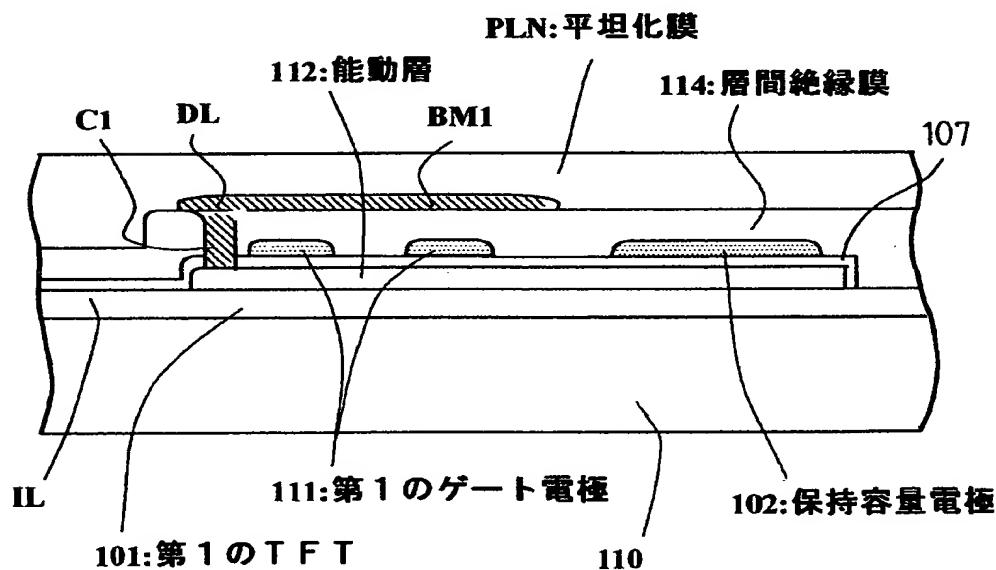
【図3】



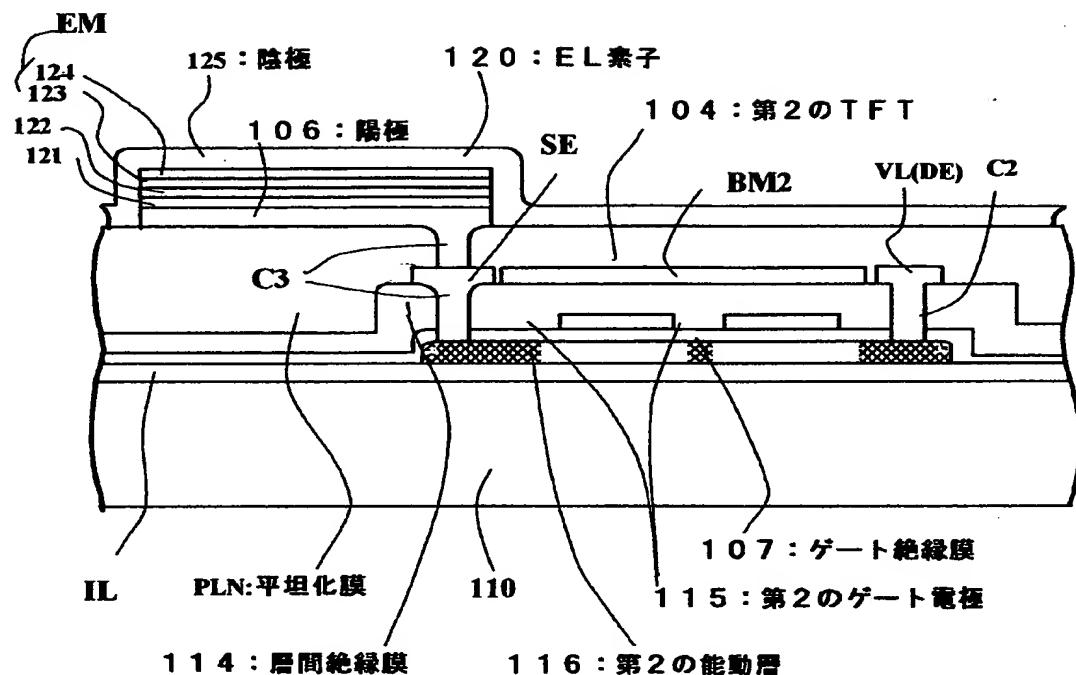
【図4】



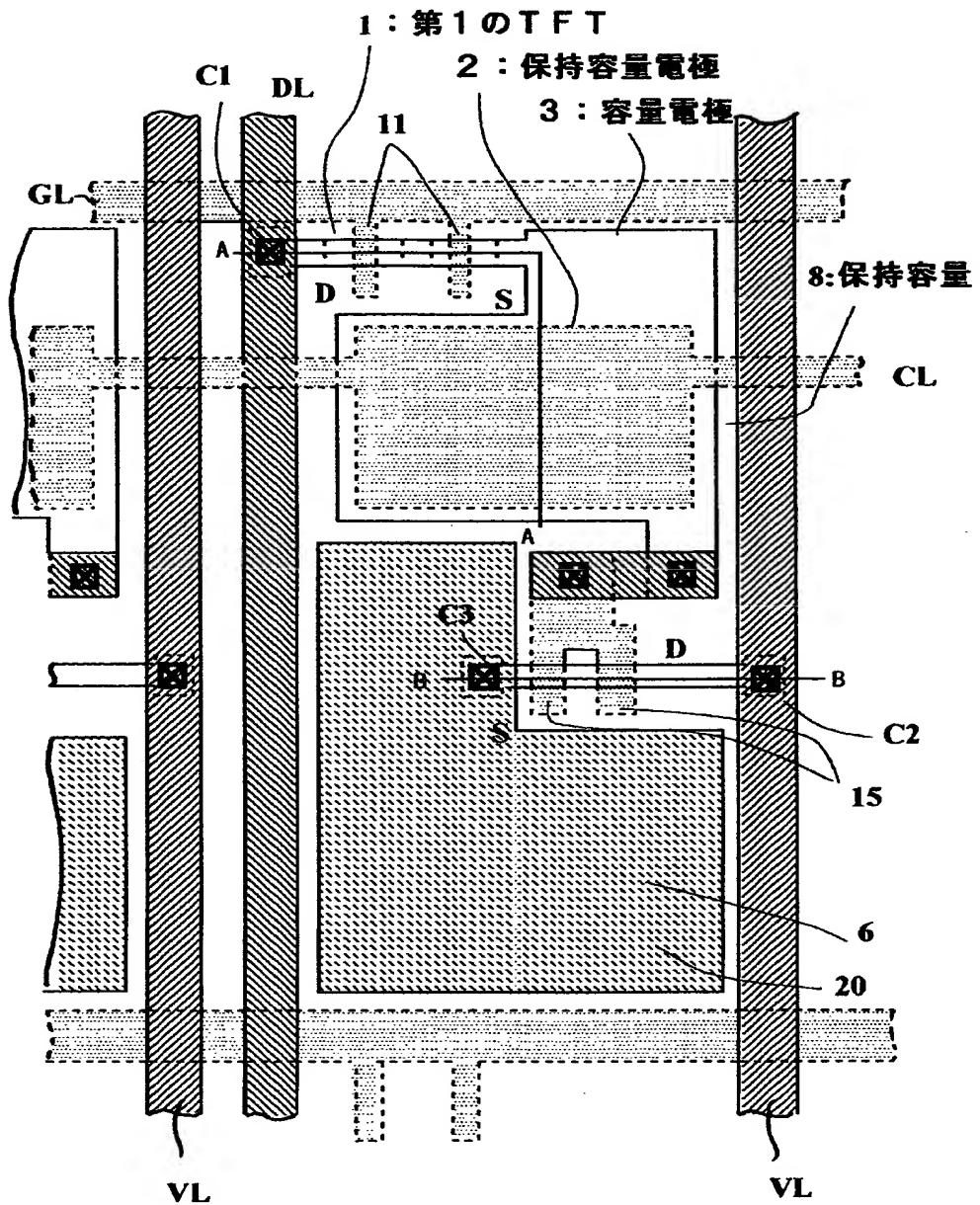
【図5】



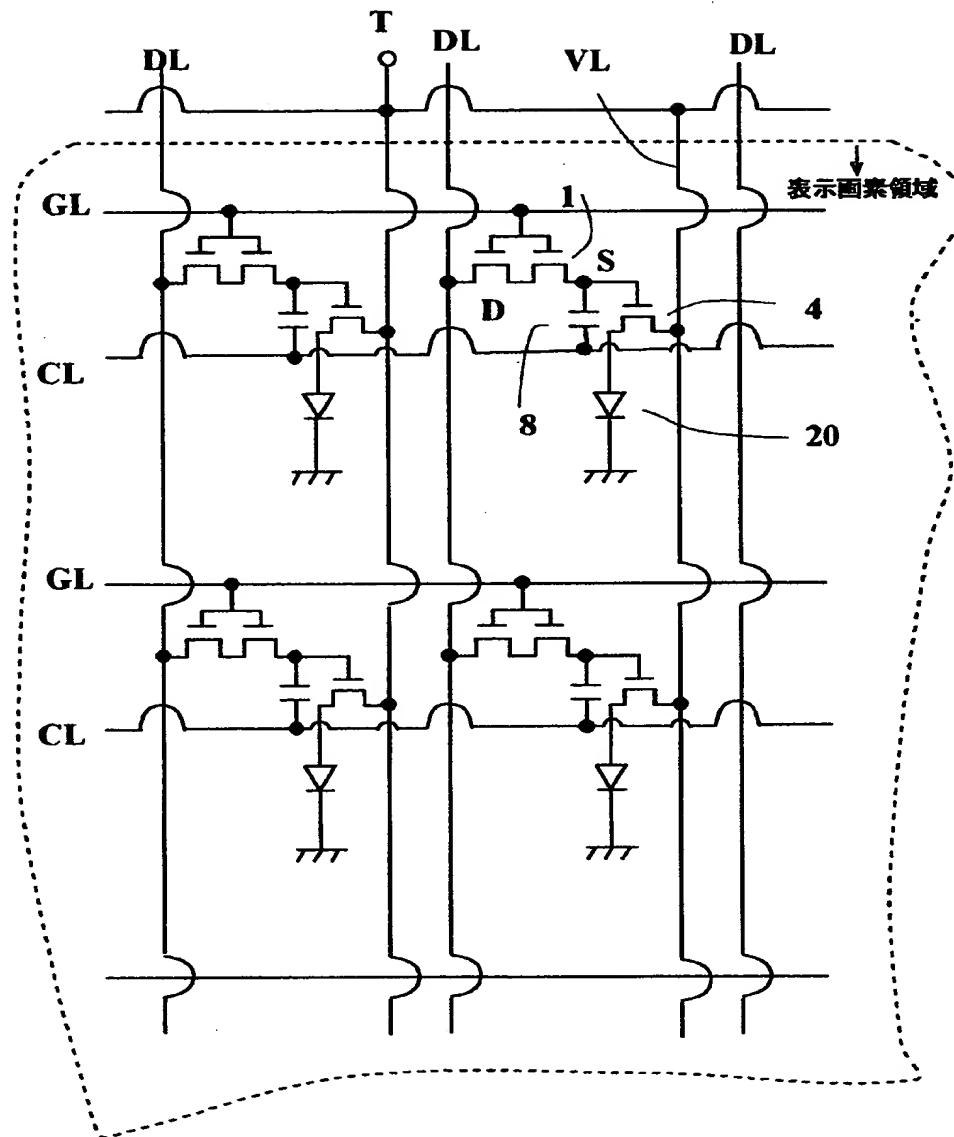
【図6】



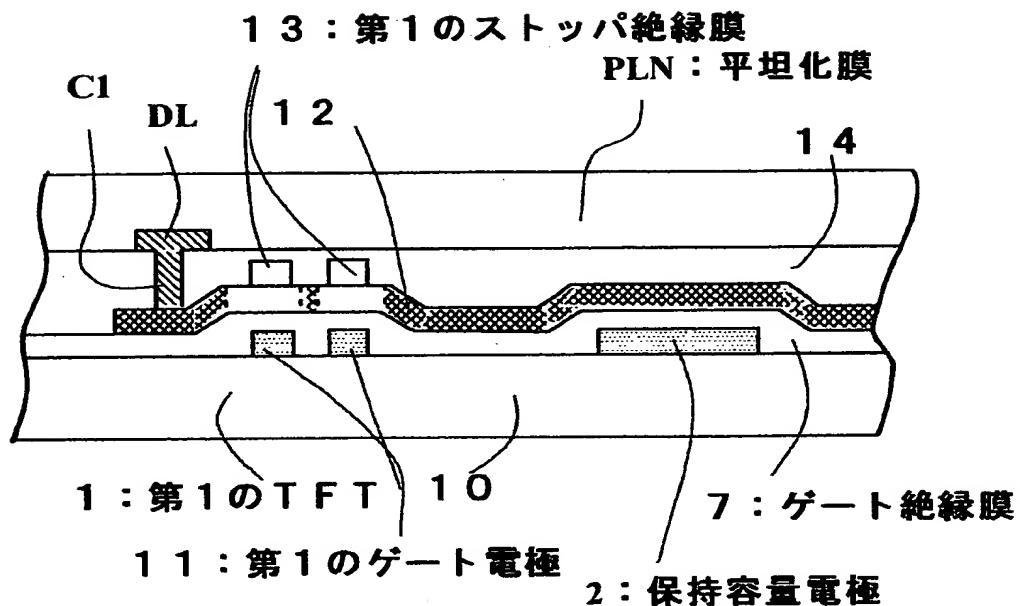
【図7】



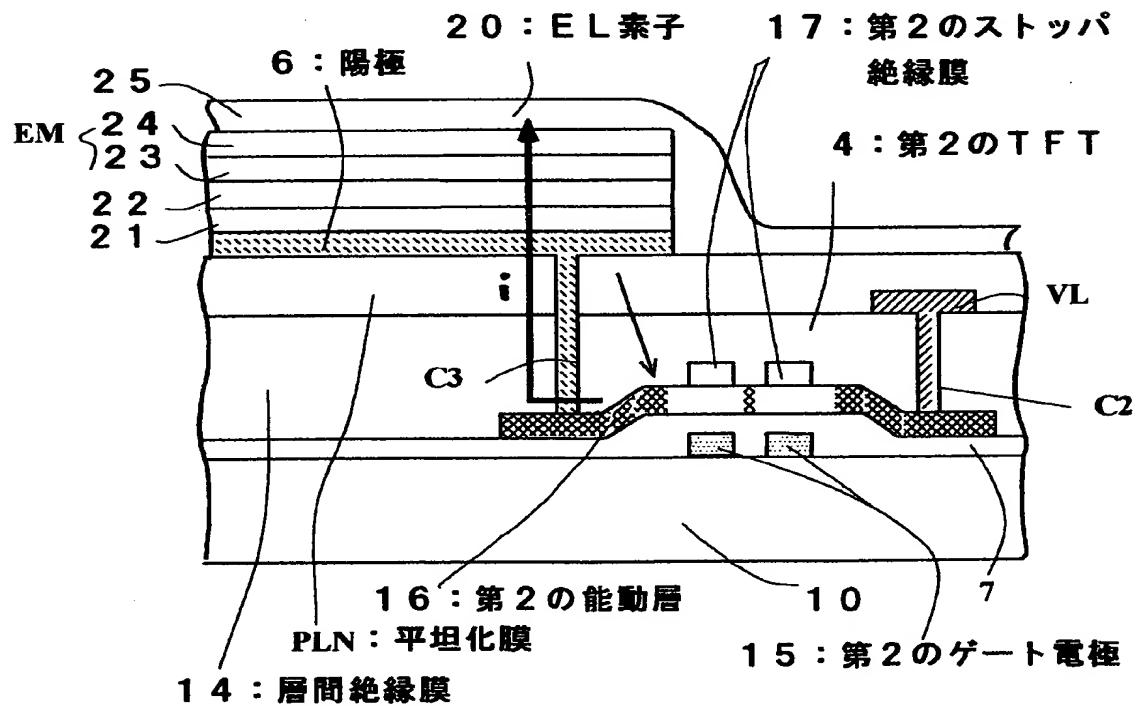
【図8】



【図9】



【図10】



【書類名】 要約書

【要約】

【課題】 EL素子は、自発光素子であるため、この発光光がTFTに浸入し、暗電流を発生させ、EL素子の本来の輝度よりもより明るくなってしまう問題があった。

【解決手段】 EL素子20とこれに近接する薄膜トランジスタ4の拡散領域の界面F1を離間させる。またEL素子20と前記界面F1との間に遮光膜BM2を設ける。

【選択図】 図1

出願人履歴情報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号

氏 名 三洋電機株式会社